



企画番号：20

**企画タイトル：最高性能のマイクロ波フィルタの
実現に挑戦**



活動報告書

プロジェクトリサーチ II

No.20

最高性能のマイクロ波フィルタの実現に挑戦

Y200210 稲谷知紀

Y200265 磨谷大地

Y208003 富井海祐

アドバイザー 石崎俊雄

概要

目的

2022年12月にパシフィコ横浜で開かれる国際学会 Asia Pacific Microwave Conference 2022 (APMC2022)において、学生コンテストの開催が予定されている。その課題の一つに、通信システムの主要デバイスであるバンドパスフィルタの性能を争う設計競争があり、コンテストでは参加者が自分の作品や解決策を提示することが求められている。具体的には、プリント回路基板 (PCB) を用いたバンドパスフィルタを設計試作し、性能を争う。具体的な仕様や性能指標は、6月にコンテストのホームページ上に提示される予定である。コンテストには世界各国からの学生が参加し、優秀者には賞が与えられると聞いている。また、産業界からも大変注目されているとのことである。そのコンテストでの上位入賞を目指して、マイクロ波フィルタについて学び、シミュレータを用いて設計を行い、実際にフィルタを試作して、コンテストに応募することを本テーマの目標とする。

内容

フィルタの基礎知識を学び、先輩方から教えて頂きながらマイクロ波シミュレータを習得し、使いこなせるようにする。コンテストのルールに従ってフィルタを設計製作し、性能を改善するための試作実験を繰り返す。そして、APMC2022のコンテストに参加申し込みを行う。コンテストの本番は12月に行われる予定なので、その結果は報告会には間に合わないが、それまでに製作したフィルタの解析結果や試作結果などを報告する。

最終的には、コンテストで良い成績が取れることも期待したいが、他大学の学生がどのような方法で設計試作してきたのか、情報交換して交流することも大切な目的であり、企業のエンジニアである審査員から得られるコメントなども重要である。

活動経過

フィルタについての基礎知識を先輩方から教わりシミュレーションの操作について学ぶ。またフィルタの設計しエッチングの操作を経て試作した。はじめにマイクロ波フィルタの基礎知識を学ぶ上でローパスフィルタを一から設計した。シミュレーションソフトは Keysight 社の ADS(Advanced Design System)を使用した。ADS 上で集中定数で設計したローパスフィルタを分布定数に変換し基板に形成するレイアウトを変換する。このレイアウトを元に基板に銅パターンを形成し実機を作る。実機の特性をシミュレーションと比較した。以上のことを踏まえて APMC2022 に向け提示されたルールにのっとりバンドパスフィルタを作製する。また高効率になるように試作と検討を繰り返す。

今後のスケジュール

現在フィルタの使用を決定し試作に向けて回路のモーメントム化や共振器の決定を行う。その後、レイアウトを決定し基板を作製エッチングする。APMC2022 当日の約 10 日前までにフィルタの使用を APMC2022 に送らなければならない。そのころには試作基板の測定と改善点の考察ができるよう目指す。改善を繰り返し、大会当日に実機を持っていく。

報告書

活動内容

4月に研究室に配属され先輩方にフィルタ講義と題してマイクロ波フィルタの基礎知識を学んだ。トピックスとして伝送線路、集中定数回路と分布定数回路、特性インピーダンスやSパラメータ、共振器について座学として教わった。その知識を生かし、ローパスフィルタの設計についてシミュレーションの使い方を学びながら試作に向けて励んだ。

マイクロ波フィルタの基礎知識として様々な周波数の信号から所望の信号を取り出すローパスフィルタやハイパスフィルタ、バンドパスフィルタがあり、それぞれの特性は下図のとおりである。

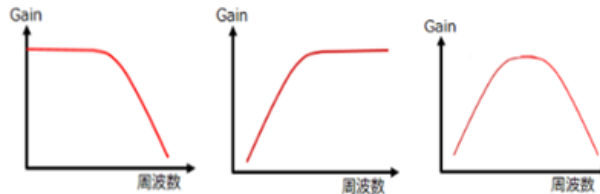


図 1

また交流のコイル L とコンデンサ C の特性は下図の通りで

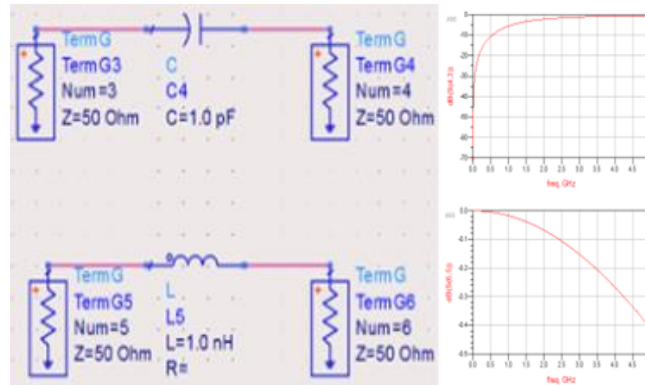


図 2

これらの特性を利用し集中定数での共振器の特性として下図のような特性が得られる。

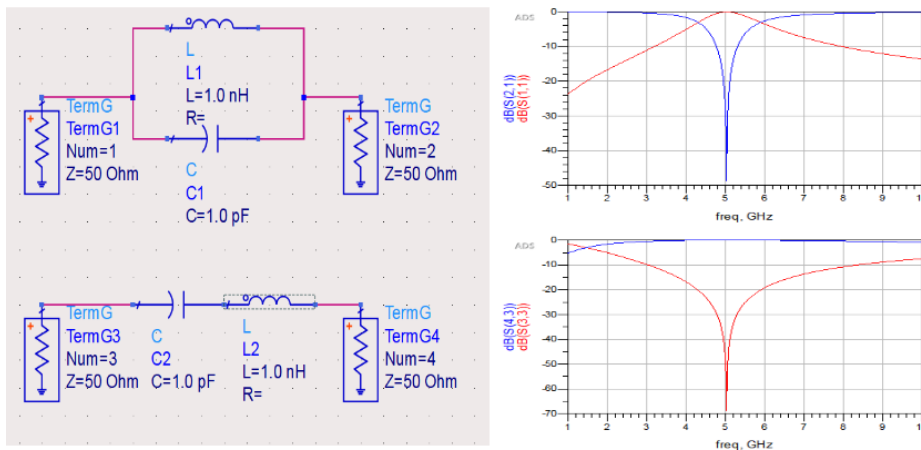


図 3

以上の特性を利用しローパスフィルタを ADS を用いて設計する。集中定数での設計した回路は下図のとおりで、設計仕様としては段数が 5 段、カットオフ周波数 1.9(GHz)、リップル 0.01(dB)、ポート抵抗 50(Ω)、基板 Megtron6 である。

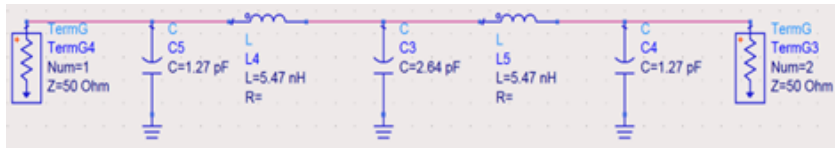


図 4

それぞれの素子の値は下記の式で導出できる。

$$C_1 = \frac{g_1}{R_0 2\pi f_c}, \quad C_2 = \frac{g_3}{R_0 2\pi f_c}, \quad C_3 = \frac{g_5}{R_0 2\pi f_c}$$

$$L_1 = \frac{R_0 g_2}{2\pi f_c}, \quad L_2 = \frac{R_0 g_4}{2\pi f_c}$$

g パラメータの値は下記の表に示す。

| | |
|-------|--------|
| g_0 | 1 |
| g_1 | 0.7563 |
| g_2 | 1.3049 |
| g_3 | 1.5773 |
| g_4 | 1.3049 |
| g_5 | 0.7563 |
| g_6 | 1 |

図 5

この集中定数回路を分布定数回路に変換し基板に形成するレイアウトを作成するのに上図の回路を TLIN に変換し L と C をそれぞれの線路のインピーダンスで表す。その後 MLINE に変換する。まず TLIN に変換するうえで下記の式を用いた。

$$Z_c = \frac{l}{f_c \lambda C} = \frac{\lambda}{16} = \frac{2\pi R_0}{16 g_n}, \quad Z_l \cong \frac{f_c \lambda L}{l} = \frac{f_c \lambda \frac{g_n R_0}{2\pi f_c}}{\lambda} = \frac{16 g_n R_0}{2\pi}$$

今回 16 分の 1 波長より電気長は 22.5 となり TLIN 化した回路は下図のとおりである。

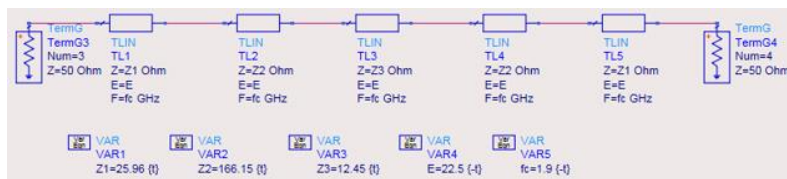


図 6

得られる特性にずれがあるため、ADS のチューニング機能を用いて集中定数での特性に近づける。次に MLINE に変換し TLIN に与えたインピーダンスを、線路の長さで表す。これを下図に示す。

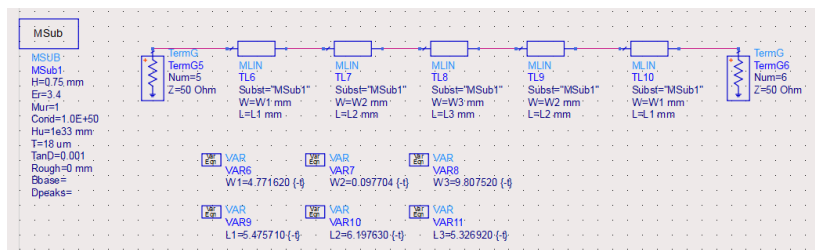


図 7

また基板の情報として下記に示す。

| | |
|---------------------|-------------|
| Er | 3.400 N/A |
| Mur | 1.000 N/A |
| H | 0.750 mm |
| Hu | 1e33 mm |
| T | 18.000 um |
| Cond | 1e50 N/A |
| TanD | 0.001 N/A |
| Rough | 0.000 mm |
| DielectricLossModel | 1.000 N/A |
| FreqForEpsrTanD | 1.0e9 N/A |
| LowFreqForTanD | 1.0e+3 N/A |
| HighFreqForTanD | 1.0e+12 N/A |

図 8

次に ADS のレイアウト機能を用いて基板に形成するレイアウトを作成し分布定数に変換する。

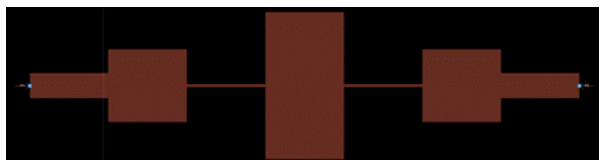


図 9

上図のレイアウトを元に基板に銅パターンを形成するためにエッチングという操作を行う。操作の流れとしてスピンコートで基板を回転させフォトリソレジストを均等に広げ、恒温槽でフォトリソレジストを焼成する。露光によりマスクされていない部分のフォトリソレジストを分解設定し、フォトリソレジストを除去する。最後にフォトリソレジスト部分以外の金属を除去しエッチングを行う。作製した実機を下図に示す。

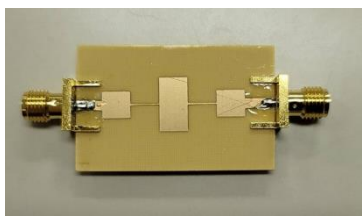


図 10(表)



図 11(裏)

シミュレーションと実機の特徴の比較した結果として下記にグラフを示す。

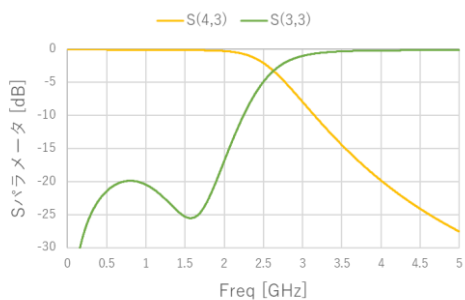


図 12(シミュレーション)

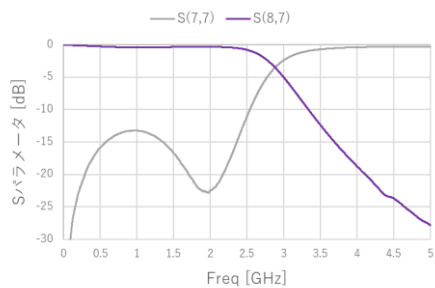


図 13(実機)

よって、カットオフ周波数が仕様より高周波になってしまったが、LPF の作成に成功した。

続いて、コンテスト(APMC2022)について具体的な内容をここに示す。

概要で述べた通り、結果は活動報告書には間に合わないが、それまでに製作したフィルタの解析結果や試作結果などの報告をする。

2022年12月にパシフィコ横浜で開かれる国際学会 Asia Pacific Microwave Conference 2022 の規定仕様について、図14(規定仕様)にまとめる。また、挿入損失、減衰量、サイズのそれぞれで点数をつけ、総合得点で順位付けされる。

仕様

- 周波数：4GHz±100MHz
- 挿入損失：4GHz±100MHzの範囲において5dB未満
- リターンロス：10dB以上
- 除去特性：1GHz～3.5GHzおよび4.5GHz～7GHzにおいて20dB以上
- サイズ：縦40mm、横40mm、高さ20mm(コネクタは含めず、ケースは含める)

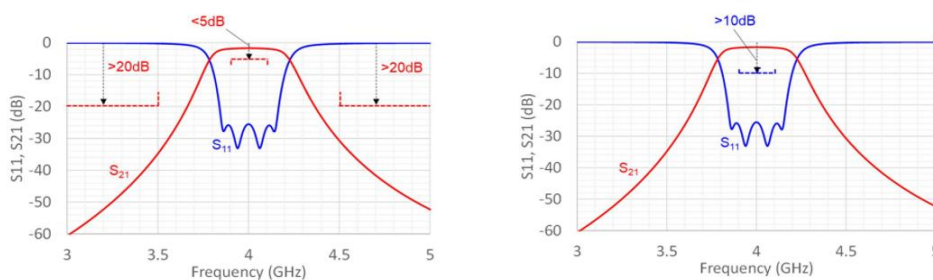
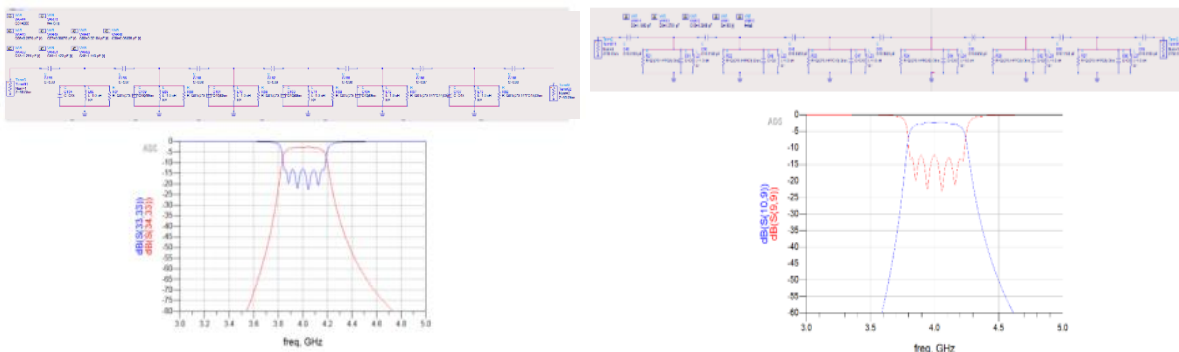


図14(規定仕様)

BPF の設計・試作について、各々が目指す BPF の特性を集中定数回路での設計を図15に示す。また、さまざまな段数、リップル、帯域幅、Q値の変更を行い最適な設計をする。

- ① 6段 中心周波数4GHz リップル0.35dB 帯域幅330MHz Q値200(稲谷)
- ② 6段 中心周波数4GHz リップル0.4dB 帯域幅430MHz Q値150(唐谷)



- ③ 3段 中心周波数4GHz リップル0.2dB 帯域幅320MHz Q値200(黒井)

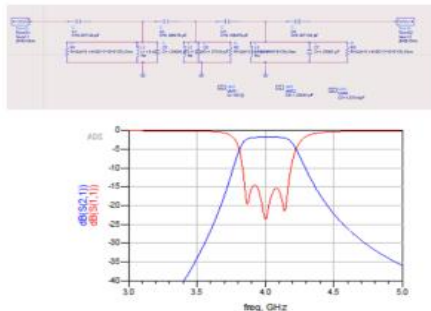


図15(BPF:集中定数回路)

ここまでが活動報告書に載せることのできる APMC2022 に向けた活動内容である。

まとめおよび感想

私たちは、石崎研究室の活動の元、先輩方にフィルタ講義を学びフィルタに関する知識、フィルタを作製するためのシミュレーションの操作方法、実際に実機を作る工程などを知ることができました。12月にある APMC2022 では、良い結果を残せればと考えています。また、私たちは4月に研究室配属されたがこの研究を通じて同期や先輩方と積極的にコミュニケーションとることができ、交流が深まったと感じました。