

No.26 薄膜デバイスとニューロモーフィックシステムの調査・研究

阿部祥也 宇野和真 北栄人 國本雅椰 澤井一輝
 篠田太陽 嶽山嵐 中祖承良 平野太雅 三上創太

研究背景

薄膜

ごく薄く平滑に堆積した膜で集積回路 (IC) には必要不可欠 (厚さが $10\mu\text{m}$ 以下)

ニューラルネットワーク

人間の脳を模倣した人工知能

ニューロモーフィックシステム

生物の脳の構造を模倣し、ニューロン素子やシナプス素子を実装

不揮発性メモリ

電源を供給しなくても記憶を保持するメモリ

研究目的

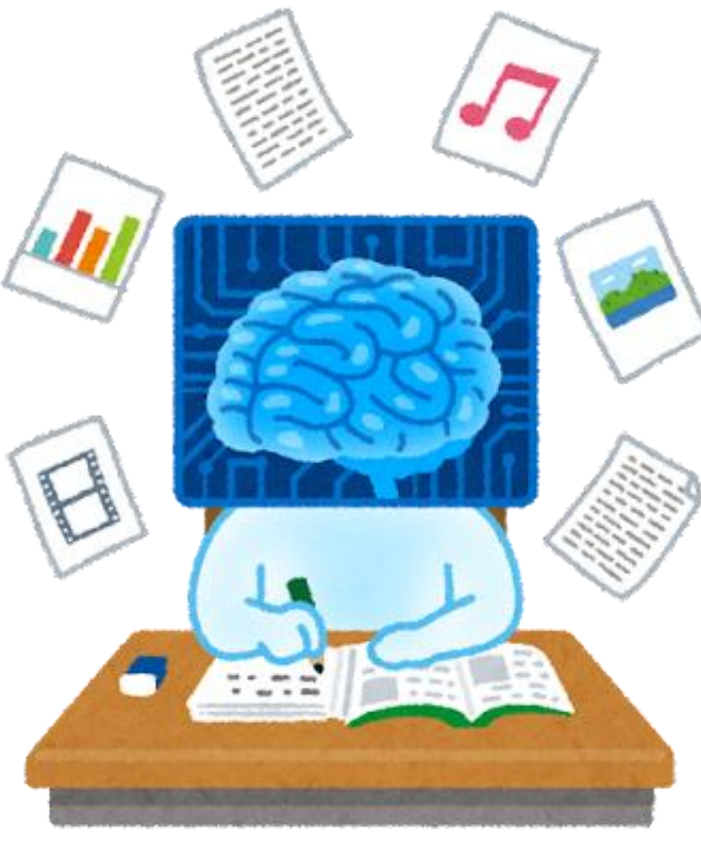
- ハードウェア上で人工知能の実装
- 次世代の不揮発性メモリの実現

研究の意義

高速な不揮発性メモリ の実現
 非ノイマン型コンピュータ



情報化社会、人工知能の発展に貢献



計画・調査方法

1. 木村睦研究室

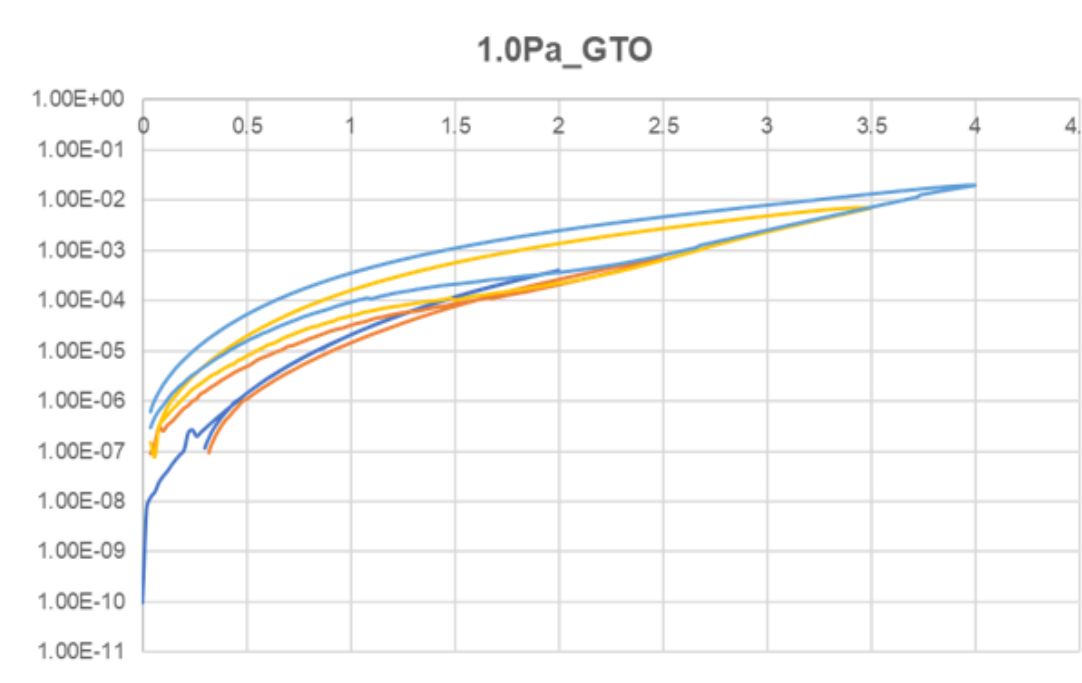
- 薄膜デバイスの作製や特性の測定
- 世界的な研究開発の状況に関する調査・研究
- 抵抗変化メモリ担当：中祖、嶽山 STDP担当：北、宇野
- メモキャパシタ担当：平野、國本
- メモリスタ+キャパシタ担当：阿部、澤井
- TFT・強誘電体担当：篠田 薄膜評価担当：三上

2. 奈良先端科学技術大学院大学(NAIST)インターンシップ

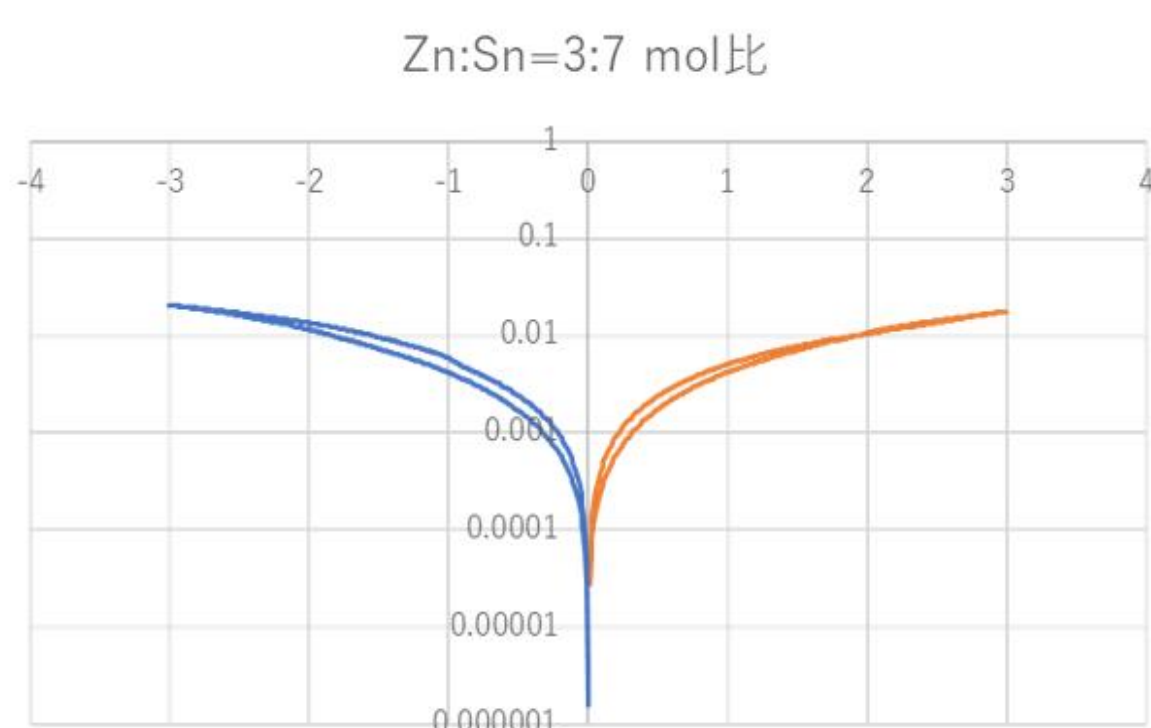
- コンピューティングアーキテクチャ(7月1, 4, 5, 6, 7日)
 担当：宇野、北、國本、平野
- 確率的コンピューティング(7月15, 19, 20, 21, 22日)
 担当：阿部、篠田、嶽山、中祖、平野

成果・結果

抵抗変化型メモリ

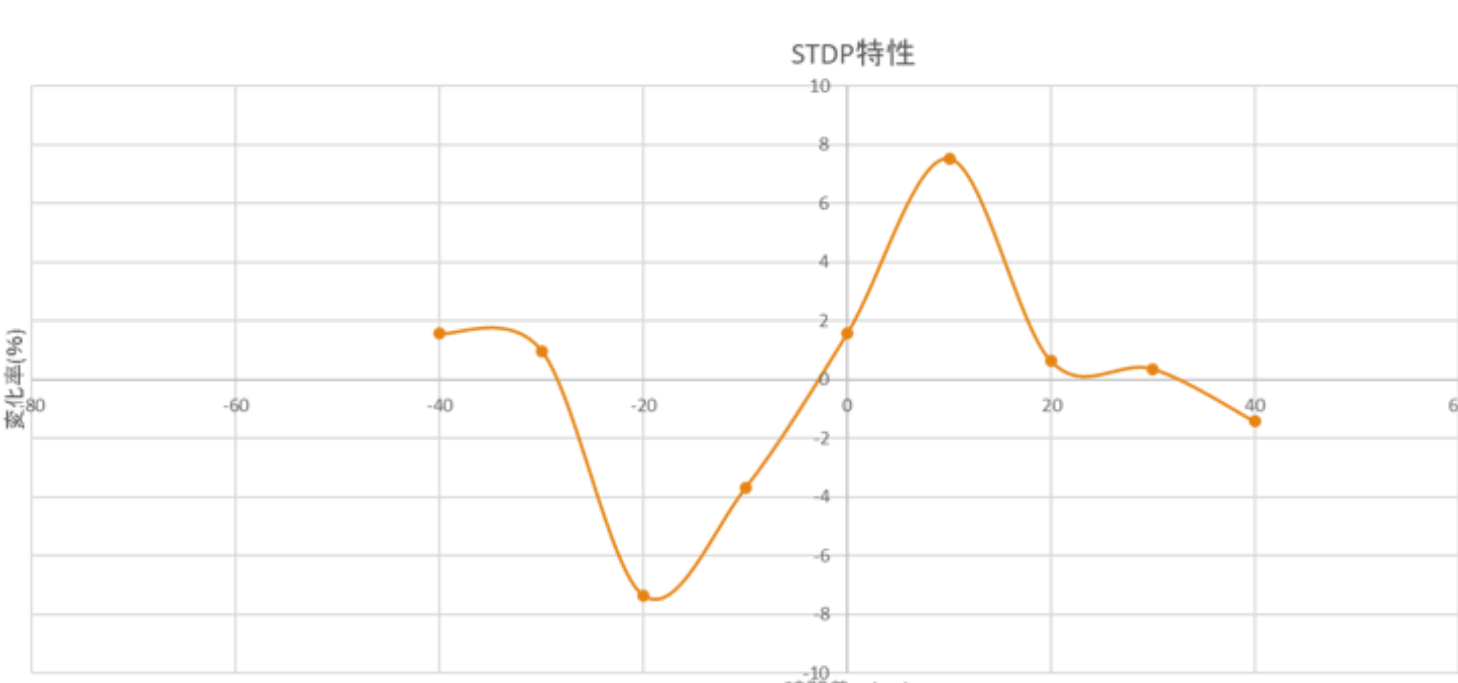


2Paより1Paで成膜したGTOのほうが良い結果

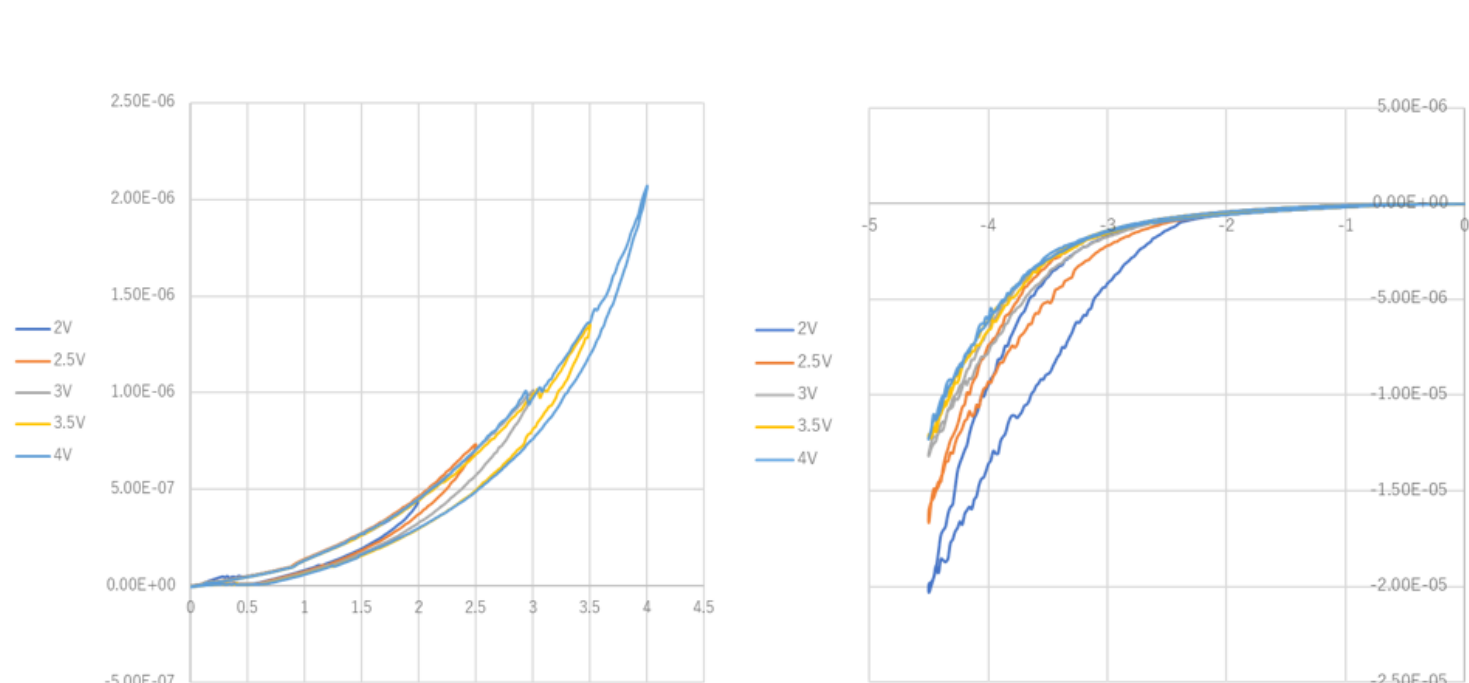


Snが多い方がバイポーラの特性に近い結果を得た

STDP



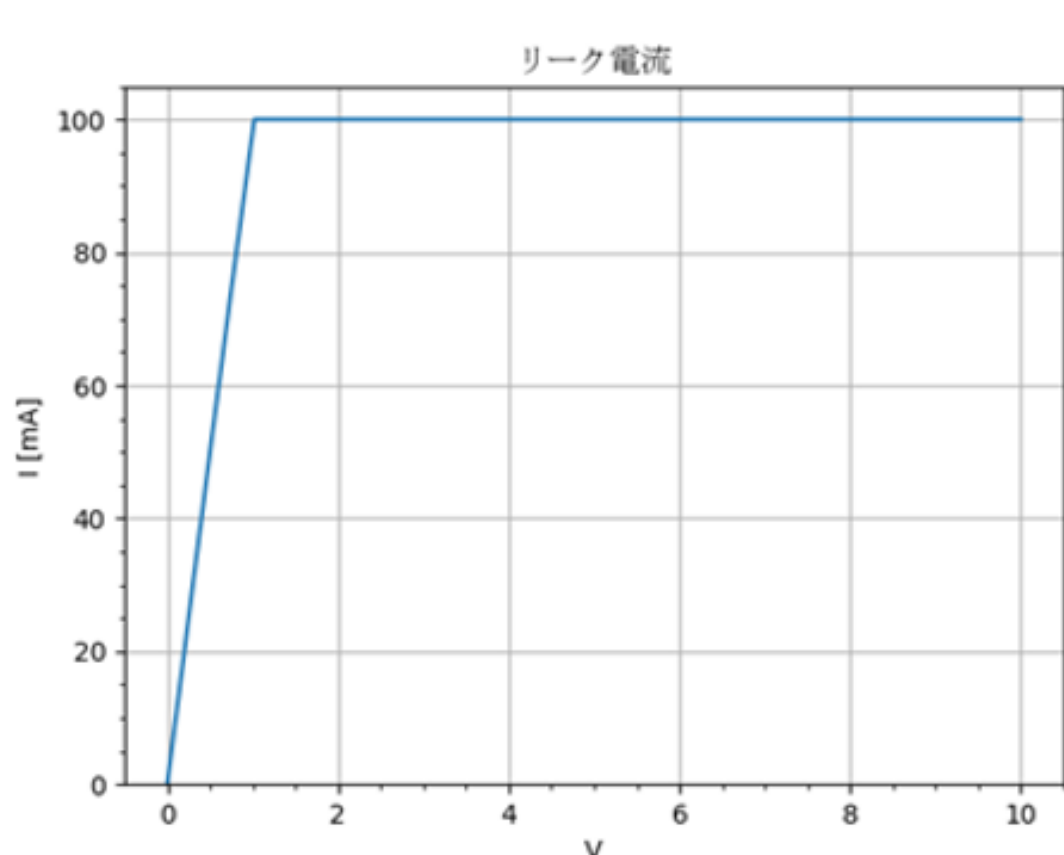
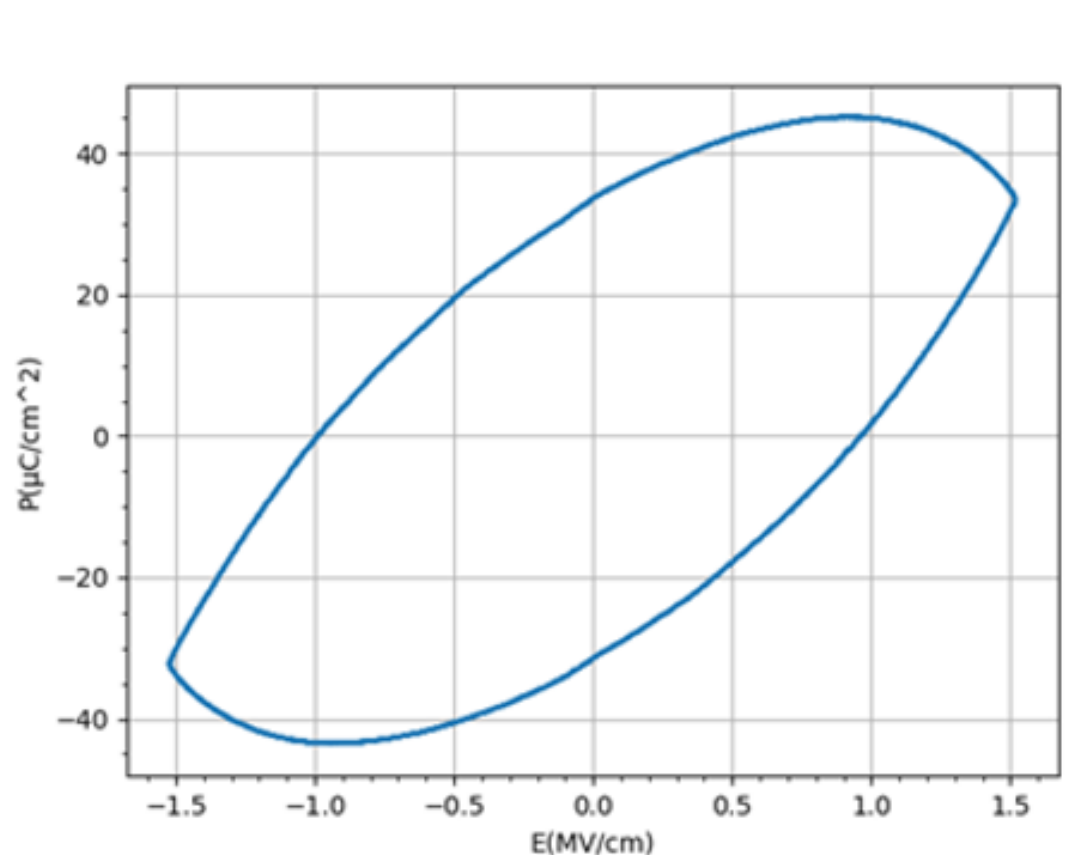
スイッチング特性には開きが小さく電流値も小さかった



キャリアガスと希釈ガスの比率を変化させることで、理想的なSTDP特性を実現させるのではないかと



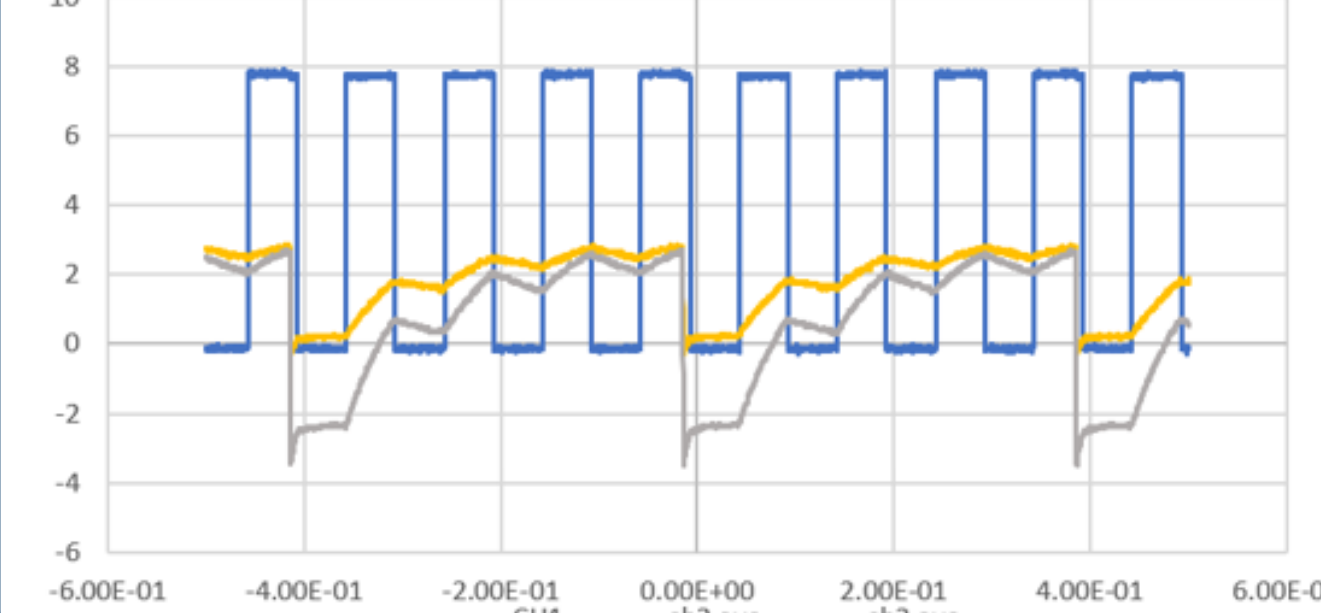
メモキャパシタ



膜厚やアニール処理の条件を変更してもP-E特性や漏れ電流に変化なし

MistCVD法では成膜時間が60分の時に20nm程度の膜が成膜できた

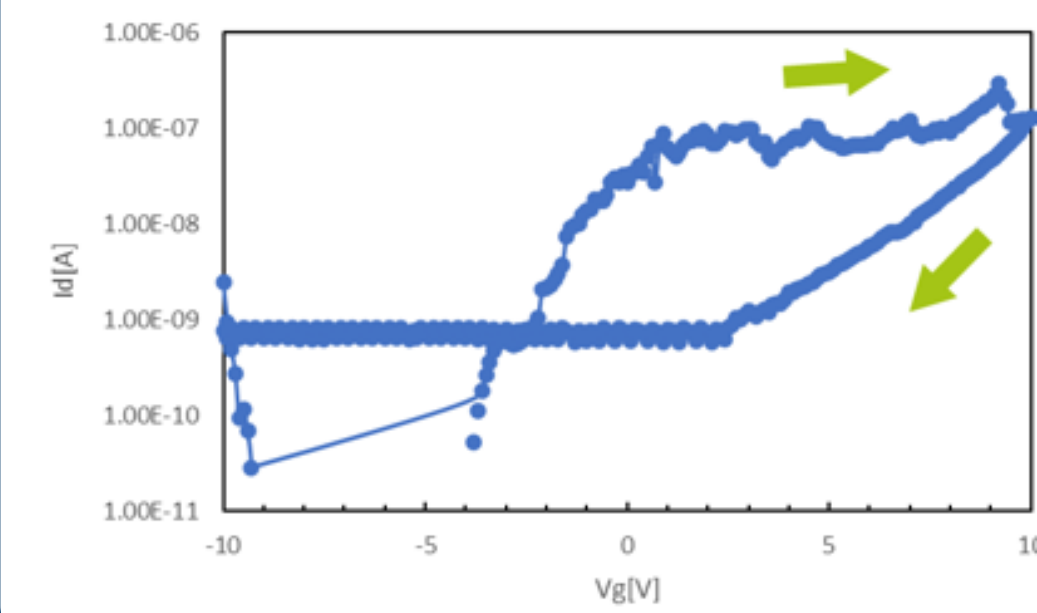
メモリスタ+キャパシタ



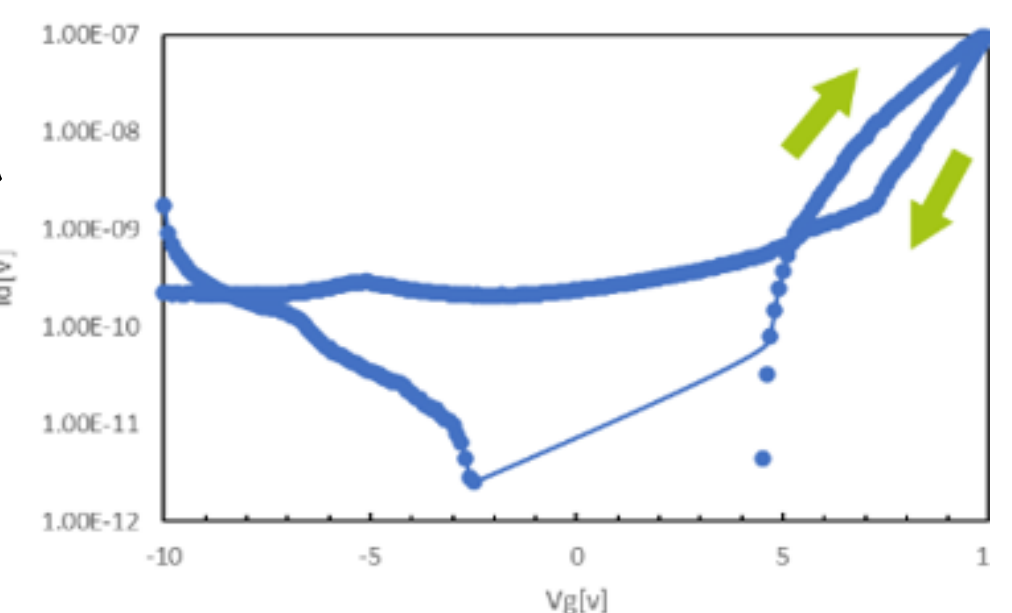
印加されるスパイクに対して、Outの電位が上昇することを確認

パルス列の和に対する積和回路の実現

TFT・強誘電体

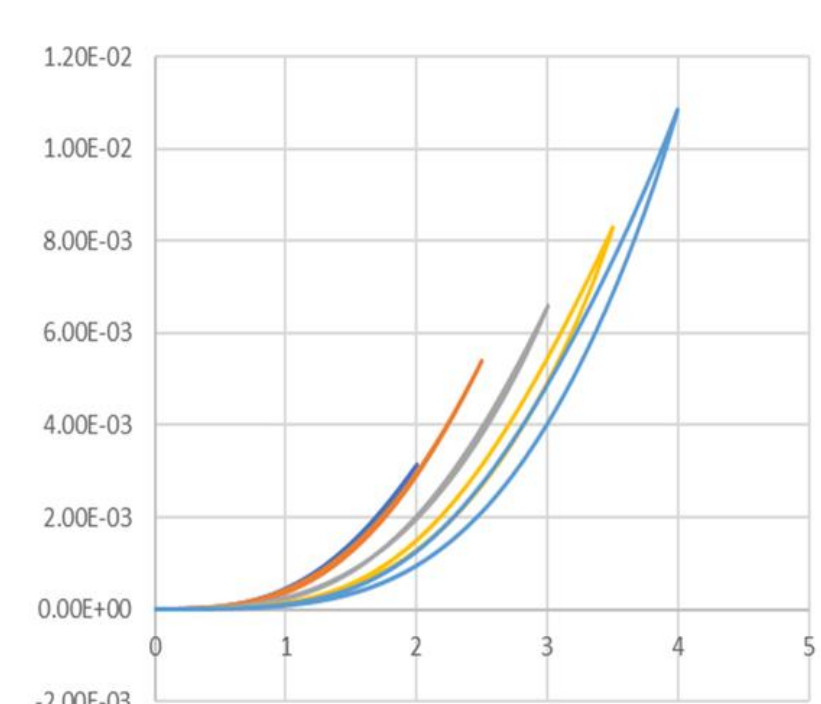


ポストアニール



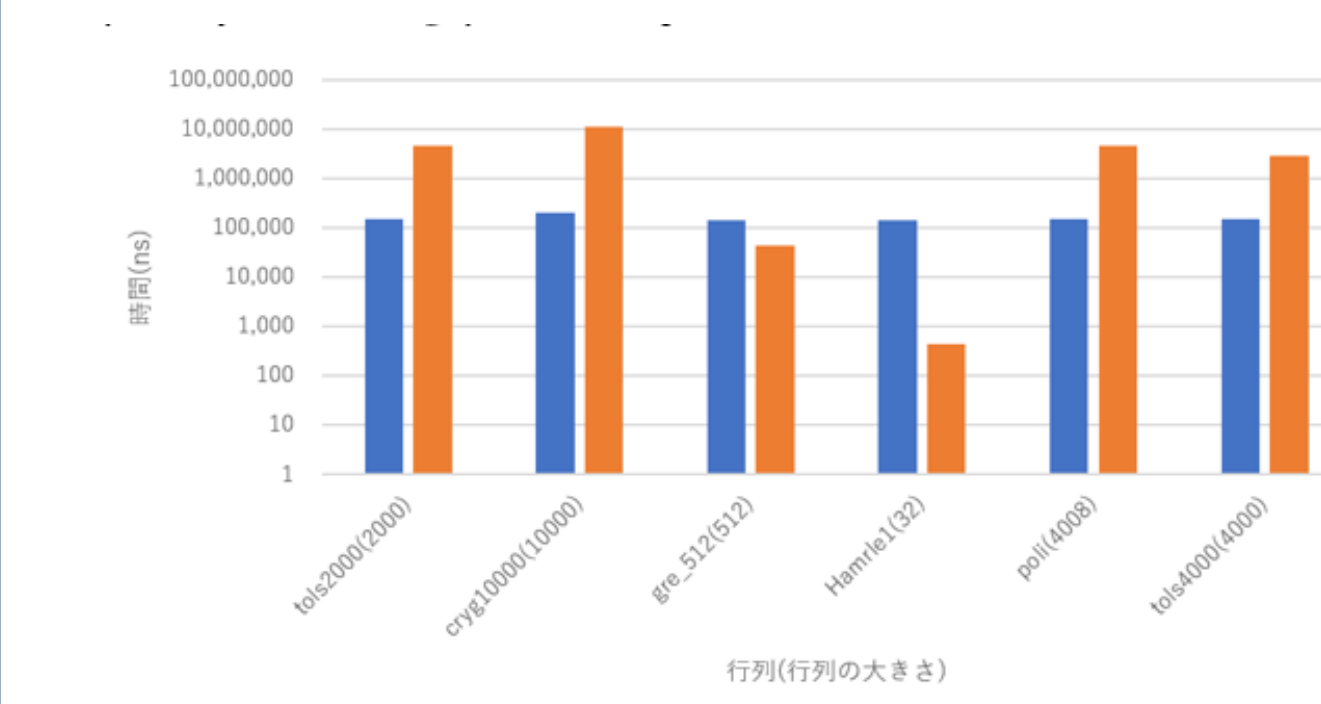
ポストアニールの効果を確認

薄膜評価

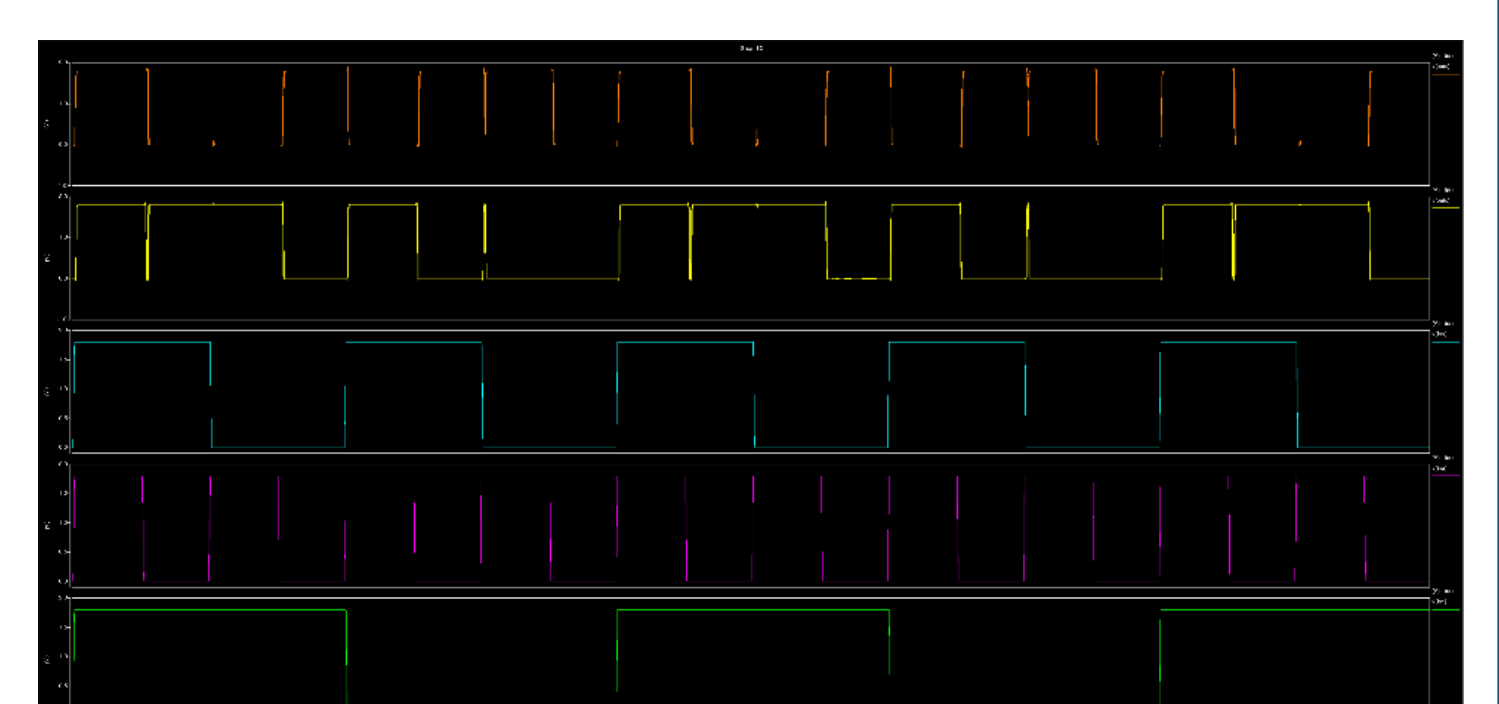


低抵抗状態と高抵抗状態の開きが非常に狭い。AFMでは今回の評価材料に電流が大きく流れていないことを確認

NAISTインターンシップ



行列の大きさが小さい時には、IMAXでの実行時間の方が短いことを確認



全加算器として動作していることを確認