

第 24 回ディスプレイ国際ワークショップ (IDW'17) での研究報告

今 西 恒 太

Kota IMANISHI

電子情報専攻修士課程 2年

1. はじめに

私は、2017年12月6日から17日の期間に仙台で開催された「第24回ディスプレイ国際ワークショップ (IDW'17)」に参加し、「Characteristic Evaluation of Ga-Sn-O Thin Films by Hall Measurement」というタイトルでポスター発表を行った。

2. 発表内容

2.1 研究背景

今、我々の生活で使われている携帯電話、テレビ、冷蔵庫、エアコンなど生活に欠かせない電化製品には半導体が用いられている。よって、我々の生活において半導体とは必要不可欠なものとなっている。Hall効果測定は、電子デバイスにおける半導体特性評価方法として広く用いられているものである。

酸化物半導体は非晶質でも電界効果移動度が $10 \text{ cm}^2/\text{Vs}$ 以上、スパッタリング法で大面積に低温プロセスで作製が可能であるため、フレキシブル基板にも適している。酸化物 TFT の中でも InGaZnO (IGZO) が代表である。IGZO は液晶ディスプレイに導入されており、高い評価を得ている。しかし、インジウムの資源が非常に少ないものとなっている。

本研究では IGZO と同様の酸化物である GaSnO (GTO) を選んだ。GTO は IGZO と同様の高移動度を持つ。だが、低コストで生産することが可能である。Ga と Sn の割合を 1:3 にて成膜、その後、アニール炉により、温度変化させそれぞれの Hall 効果について測定を行った。

2.2 実験方法

本研究ではマグネトロンスパッタによって成膜した GTO の素子を使用する。最初に石英ガラス ($30 \times 30 \times 0.7 \text{ mm}$) 一面に RF マグネトロンスパッタ法を用いて GTO を成膜圧力 0.66 Pa にて成膜した。成膜時間は 5 min 、成膜温度を 150°C とした。この時、スパッタ中のアルゴンと酸素流量比を 20:1, 20:0.1 sccm それぞれ成膜した。次にマスクの上からチタンを蒸着、更にその上から金を蒸着し、これを電極とした。次にアニール炉にて 250°C 、 350°C 、 400°C でそれぞれ 1 時間アニールを行った。

2.3 測定方法

Hall 効果を調べるために van der Pauw 法を採用した。この時の印加電圧は 40 V 、磁場の強度は 1.5 T である。また、磁場のかけ方として、30 秒ごとに ON と OFF を切り替えた。その時の電流と電圧を測定した。

2.4 測定結果

Fig. 1 および 2 は、それぞれアニール温度およびガス流量に対する移動度またはキャリア密度の依存性を示す。Fig. 1 より、アニール温度が 350°C のときにホール移動度が最大となった。この理由をアニールにより GTO が結晶化したためではないかと考えた。しかし、 400°C の時、移動度が低下している。これは、GTO 膜の酸化が進行した為、電流が流れにくくなったと考えた。

次に Fig. 2 より、アニール温度が高いほど、キャリア密度は低下している。この理由として、GTO 膜はアニール中に沢山の酸素を吸収した為、酸素欠損が減少し、キャリアの数が減少した為と考えた。また、 $\text{Ar}/\text{O}_2 = 20/0.1$ の時、キャリア密度が高かった。これは先ほどとは逆に、酸素空孔の数が増え、キャリアの数が増えたからではないかと考えた。

今回の移動度は $1.21 \text{ cm}^2/\text{Vs}$ という低い値となった。この理由を電界効果がないことによりおきるフェルミ準位の低下によって、電子の移動を妨げたか

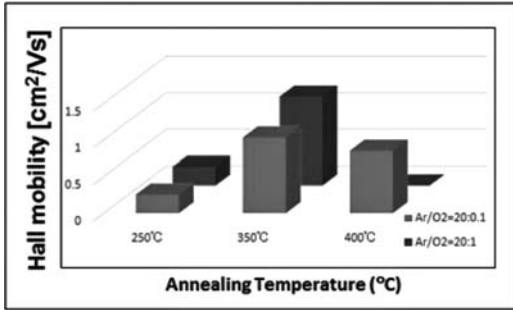


Fig. 1 Dependence of the mobility on the annealing temperature and gas flow rate

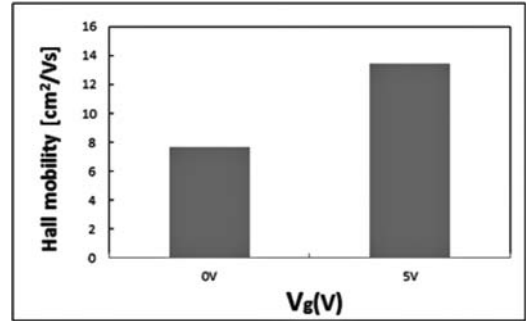


Fig. 3 Dependence of the carrier density on the annealing temperature and gas flow rate

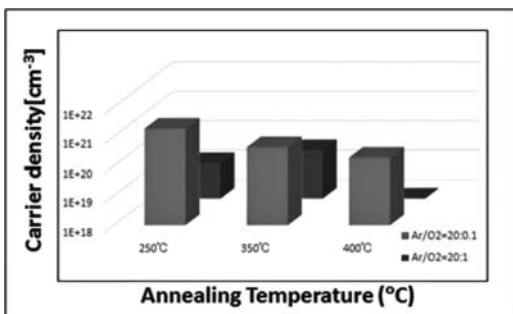


Fig. 2 Dependence of the carrier density on the annealing temperature and gas flow rate

らではないかと考えた。アモルファスである GTO の表面の伝導体端は不均一である。ゲート電圧を印加しない場合、フェルミ準位が低下するため、電子が移動しづらいため、移動度が低下する。そこで、ゲート電圧を印加させることにより、移動度がどうなるかを GTOTFT によって調べた。

2.5 GTOTFT

GTO TFT の製作において、シリコン基板を採用

した。また、その他の成膜条件は、GTO 成膜と同様である。測定条件も同じだが、新しく 5 V のゲート電圧を印加した。Fig. 3 はゲート電圧をかけた時のホール移動度である。その結果、ゲート電圧が 5 V の時の移動度は 13.4 cm²/Vs であった。この移動度は、GTO TFT の電界効果移動度 10 cm²/Vs とほぼ同等である。この移動度が高い理由として、ゲート電圧をかけたことにより、フェルミ準位が上昇したためだとわかった。

3. おわりに

私は今回貴重な国際学会に参加しました。その為、英語での発表や説明、コミュニケーションの難しさを身にしみて感じました。また、様々な意見の交換により、今後の実験の方向性などを再認識することができました。最後に、本研究は AU Optronics Japan の小澤氏、青木氏、Kuo 氏、により支援されており、深く感謝の意を示します。