

# 半導体素子の微細化とその将来技術

番 貴 彦  
Takahiko BAN

理工学部電子情報学科 助教  
Assistant Professor, Department of Electronics and Informatics



## 1. 情報化社会の発展に伴う半導体素子の寄与

情報化とは私たちの身の回りの様々な事柄（文字、音、映像など）をデータ化して取り扱い、コンピュータなどで取り扱えるようにすることを言います。また、情報化社会とはこのような情報が社会の多くを構成していることを指します。社会生活における様々な事柄が情報化されることで利便性の向上が図られており、その膨大な情報を記憶、処理するために半導体素子が用いられています。そのため、情報化社会の発展と共に半導体素子の役割はますます重大となっています。例えばそれはスマートフォンに代表される携帯情報端末です。他者と連絡を取るだけでなく、情報を即座に入手する、アプリケーションを用いて生活を管理する、写真を撮ることで記録を残すなど、その利用法は多岐に渡っています。さらにはデバイスがより身近になるグラス型情報端末やスマートウォッチなどのウェアラブルデバイスも世に普及し始めています。また、これらにより記録されたビッグデータを利用する動きも盛んです。ビッグデータとは従来のデータ処理では解析が困難な巨大かつ複雑なデータ集合を表す用語です。「ビジネスの傾向の発見、研究の品質決定、疾病予

防、法的引用のリンク、犯罪防止、リアルタイムの道路交通状況判断」など様々な分野で利用されています。あるいは、モノのインターネット（Internet of Things: IoT）と呼ばれる技術も利用が始まっています。これは今までパソコンなどの情報端末のみが繋がっていたインターネットに、あらゆるモノが繋がることを指します。これは単純に、テレビでインターネットが視聴できる、遠隔操作で機器を操作できるなどの話ではありません。それだけでなく、上記のビッグデータにもつながり、あらゆるモノでサービスを受けられる「サービスのモノ化」という未来を示しています。冷蔵庫を例にとり示します。食材の包装にICが入っている、あるいは画像認識で冷蔵庫自体が商品を識別できるとします。このとき冷蔵庫は保存された食品の消費期限を携帯端末に送り、管理を容易にします。また、その食材を用いたレシピを示す他、作りたいレシピを調べれば何が足りないか教えてくれます。他にも食材から推測できる栄養管理といった健康管理もできる、あるいは病院に行けば、それらの情報を医師が利用できる。これらのように個人で利用できるサービスだけではありません。近隣のスーパーはどの程度の食材を仕入れるか判断でき、物流すらも変わり、さらには国が世帯ごとの消費を正確に把握することが可能

になり政策にも反映されるかもしれません。これら膨大なサービスがあらゆるモノで起こることになり、それらが相互に干渉して更なるサービスを生み出していく、これがIoTの可能性です。そしてこうした情報化社会を支える根幹が半導体素子です。特に情報を高速に処理する回路を構成するスイッチング素子であるトランジスタや、膨大な記録を保存するメモリ素子は重要な役割を持っています。

## 2. 半導体素子とその微細化

世界中の物質は電気を流す視点から見ると、金属、絶縁体、半導体の三つに大まかに分けることができます。電気を流す金属、流さない絶縁体（ゴムなど）は想像できると思います。それでは半導体とは何でしょうか？それは、金属ほど電気を流さず、絶縁体より電気を流す物質です。だから「半」導体といいます。半導体の特徴は電気の流す量をコントロールできる点にあります。すなわち金属のように電気を流すことや、絶縁体のように電気を流さないようにすることができます。すなわちスイッチのような役目を持たせることができます。その代表的なスイッチング素子をトランジスタといいます。その中でも代表的素子として電界効果トランジスタ（Field Effect Transistor：FET）があります。FETの構造図を図1に示します。FETもスイッチです。その仕組みは電気によってスイッチのonとoffをしています。具体的には図1に示す、ゲート電極に電圧を印加することでドレインーソース間の電流を制御しています。それでは何故、このようなスイッチが情報化社会で重要なのでしょうか？それはコンピュータが0と1しか分からないからです。全てのコンピュータはたくさんのスイッチをon、offすることで情報を計算しているのです。ですから高性能なコンピュータにはたくさんのスイッチが必要になります。そして限られたスペースの中でスイッチを増やすにはスイッチを小さくする必要があります。これを半導体素子の微細化といいます。

この微細化の指針となったのが「ムーアの法則」

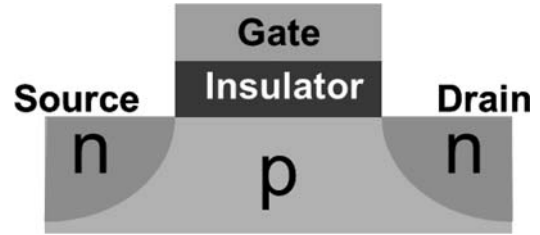


図1 FETの構造図

です。ムーアの法則とは経験的に導かれた半導体素子の微細化指針です。代表的な公式では集積回路上のトランジスタ数が18か月ごとに倍になるというものです。単純に一つの材料から作られるトランジスタ数が増えることによるコストの削減だけではなく、微細化による高速、省電力化が寄与することでコンピュータの性能発展が続いてきました。そして2015年にはIntelなどの半導体素子製造会社が14nm（ナノメートル）プロセスの素子を製造するなど、トランジスタの微細化は続いています。このnmは $10^{-9}$ mのことを言います。大きさの比率で説明すると地球を1とするとビー玉が $10^{-9}$ 程度になります。今、皆さんが使っているパソコンやスマートフォンにはそのくらい小さい半導体素子が入っています。

## 3. 半導体メモリとその微細化の必要性

トランジスタなどの情報を処理する半導体素子以外にも、情報を記憶するためのメモリ素子もまた微細化が重要となっています。近年、情報化社会の発展に伴う人類の生み出すデータ量は爆発的に増大しており、データを保持するストレージの発展は社会生活を支える基盤的インフラに必要な不可欠なものになっています<sup>[1,2]</sup>。2020年には人類の扱うデータ総量は44ZB（ゼタバイト）まで増大すると予測されており<sup>[3]</sup>、より大容量のメモリ素子が必要とされています。このZはゼタと呼び $10^{21}$ の大きさを持っています。パソコンの記憶容量は1TB（テラバイト $=10^{12}$ ）程度ですので、 $10^9$ 倍も大きな値ということになります。またデータ処理の速度、電力の問題

からも機械部品を使うハードディスクではなく、使わないメモリ素子が必要とされています。

一方で各種機器に搭載する際にも大面積を必要としない微細なメモリが要求されています。特に昨今、急激な普及を果たしたスマートフォンの発展に寄与した重要なストレージの一つに、NAND フラッシュメモリがあります。NAND フラッシュメモリは電荷を溜めることにより情報を記録する不揮発性メモリの一つです。不揮発性メモリとは電源が切れてもデータを保存してくれるメモリのことを言います。電源を切るとデータが消える揮発性メモリも存在します。NAND フラッシュメモリの微細化に伴うビットコストの低下は半導体メモリの大容量ストレージの道を拓き、多くの情報端末のストレージとして用いられています。逆に言えば NAND フラッシュメモリの発展と微細化が無ければスマートフォンや携帯機器（デジタルカメラなど）の普及は無かったとも言えます。そのため更なる大容量化、高速化が望まれており、大手ベンダーである東芝／SanDisk と Samsung Electronics は、それぞれ ISSCC 2012 においてハーフピッチ 20～19 nm のプロセスで作製されたチップを発表するなど、激しい微細化競争が行われています<sup>[4,5]</sup>。また現在では積層することで1チップ上のメモリ数を稼ぐ3D-フラッシュメモリの開発も盛んです<sup>[6-8]</sup>。

しかしながらフラッシュメモリは SRAM などの CPU 上で動作する揮発性のワーキングメモリよりもはるかに書き込み時間が遅い。この速度のギャップから半導体素子の処理速度の足かせとなり性能向上の妨げとなっています。そのため更なる特性向上を狙った新たな原理で動作する次世代不揮発性メモリの開発が加速しており、磁気抵抗効果を持つトンネル接合膜すなわちトンネル磁気抵抗（Tunneling Magneto Resistive：TMR）膜を利用した磁気抵抗メモリ（Spin Transfer Torque-RAM：STT-RAM）、絶縁膜中の抵抗変化を利用した抵抗変化メモリ（Resistive RAM：ReRAM）および相変化材料における非晶質と結晶間での相転移を利用した相変化メモリ

（Phase Change RAM：PRAM）等、新たなメモリが提案されています。中でも ReRAM は、高速動作、微細化、CMOS プロセスとの親和性の観点から NAND フラッシュメモリ代替の有力候補として期待されています<sup>[9]</sup>。

#### 4. 半導体微細化技術の沿革とこれから

現在、半導体素子の量産に使われる微細化技術は露光技術によって左右されています。露光技術は簡単に言うと光で固まったり溶けたりする薬品（レジスト）を用いて、光を当てたり隠したりすることで模様を描く技術です。このことをパターンニングといいます。この技術は使用する光源によって微細化限界が決定され、現在は ArF エキシマレーザーが使われています。ArF エキシマレーザーの波長は 193 nm です。かつての露光はマスクとウェハ（半導体素子の元となるディスク状のシリコン）を密着させる等倍露光でしたが、微細化が進むにつれマスクの作製が困難になりました。そのため実際のパターンより大きなマスクを作り、ステッパーと呼ばれる装置で移動させながら露光する縮小投影露光と呼ばれる露光技術が登場しました。しかし、この技術も投影レンズとウェハの間にある空気によって微細化制限を受けます。そこで開発されたのがレンズ、ウェハ間を液体で満たす液浸露光技術であり、主に純水が使われています。

最新の半導体素子の製造には、さらにダブル・パターンニングと呼ばれる手法が使われています。ダブル・パターンニングとは、密集した回路パターンを密集度の低い2つの回路パターンに分割して露光、現像を行なう方法です。ダブル・パターンニングでは、2回目の露光に時間を要する分、各ウェハにそれだけ多くの時間を要することになります。さらにダブル・パターンニングでは、露光機の外で行われる追加プロセスが発生するため、コストが余分にかかります。この追加プロセスによる影響をなくすためには、装置のスループット性能（時間あたりに素子を製造する能力）を良くする必要があります。ダブル

・パターンニングは現在のリソグラフィ技術と次世代技術による量産開始までの間の橋渡しの役割と捉えられていました。しかしながら次世代技術は未だに研究段階であり各社はコストを度外視してダブル・パターンニングを用い続けています。ダブル・パターンニングを用いた半導体製造には100工程ほどが必要であり、トータルで50~60日を要するとされ、早急な次世代製造技術の開発が要求されています。微細化は目的ではなく、低コスト化、高性能化、低消費電力化のための手段であり、微細化によってこれらの恩恵に預かれなければ、微細化する意味がないためです。

## 5. 次世代微細化技術

次世代リソグラフィ技術の研究は、何十年も前から始まっています。現時点では、有力な技術の候補として4種類が挙げられます。そのうち、3種類の技術は極端紫外線（Extreme Ultraviolet: EUV）リソグラフィ技術、電子ビーム・リソグラフィ技術、ナノインプリント技術です。また4番目の候補である自己組織化現象を応用する技術は有望な研究テーマではありますが実用段階からは、まだほど遠い。図2に各微細化技術のイメージ図を載せます。

EUVリソグラフィは、現在のような縮小投影露光技術の延長上にある技術です。光の波長を短くしていくと軟X線領域に至ります。この軟X線領域の光は、物質に対する透過性が大変小さいため、透過光学系を用いて縮小投影を行うことができません。しかし、軟X線に対して反射光学系を用いれば今までと同じような縮小投影露光装置が実用化できる可能性があるというアイデアが、EUVリソグラフィの骨子です。EUVリソグラフィは13.5nmと非常に短い波長を用います。このEUV露光技術は、極めて短い線幅の半導体を実現できます。一方で光学系における技術的な課題がいまだに残り、研究開発用に用いられているのに留まっています。

電子ビーム・リソグラフィはマスクレスリソグラフィと呼ばれる技術の一種です。電子ビームでウェ

ハに直接模様を描く技術です。電子ビーム・リソグラフィでは光を隠すマスクを作る必要がないため、光リソグラフィより格段にコストが低下できると考えられています。課題としてはスループットの低さがあります。電子線によって描画するため光と違い大面積での露光ができません。また露光部を真空にする必要があることもスループット低下の一因としてあります。このスループット低下の対策として、電子線を増やすという、単純であるが有効な手段がとられています。Mapper Lithography社によると、同社の電子ビーム・リソグラフィ装置は、同時に1万本以上の電子ビームをウェハに照射して、回路パターンを描画します。

ナノインプリントとは従来の露光装置を使わずに、原版を基板に押し当てることで微細加工を実現する技術です。イメージはスタンプです。この技術は従来、光学部品の加工などに使われており、LSIに応用することは難しいと考えられていました。しかし原版とウェハを直接接点せずナノインプリントを実現する米Molecular Imprints, Inc.の技術が登場したことで、量産向けに本格検討されてきました。ナノインプリントをLSI製造に使う際の利点は、高解像度、優れた寸法制御性、低コストなどが挙げられます。解像度は、現時点で数十nmを実現できており、原版さえ準備できれば、数nm級を達成できます。具体的な会社としては東芝、韓国Samsung Electronics Co., Ltd., 米SEMATECH Inc, 米Hewlett-Packard Co. (HP)などがナノインプリントをデバイス試作に適用した例を学会で報告しています。

このようにトップダウン型の微細化技術が現在盛んに研究されています。しかし、ここで紹介したようにより短い波長を用いる場合、それに応答するレジストの開発も併せて必要となる上、基板にレジストパターンを形成した後のエッチング技術についても改良が求められます。ムーアの法則に従うには違う視点からのアプローチが必要です。それがボトムアップ方式（小さいものを組み立てる方式）の微細



図 2 次世代微細化技術のイメージ図

化技術であり、その代表となるのが自己組織化です。半導体ナノ構造の作製方法としての自己組織化とは、半導体を構成する原子そのものが持つ性質を利用した、微細組立技術です。半導体が成長するときに、自ら一定の構造を作製していく性質を利用すると、数 nm～数十 nm サイズのナノ構造の作製が可能です。またさらに発展させた考えとして生体分子を利用した自己組織化もあります。規格品のよう同じ構造をもつタンパク質を作製し、それを道具として電子デバイスに搭載するナノコンポーネントを作製する「バイオナノプロセス」です<sup>[10]</sup>。現在、半導体製造技術とバイオテクノロジーを融合した新たなデバイス作製プロセスとして研究が進められています。

## 6. まとめ

以上のように、私たちの生活には非常に小さな半導体素子が必要不可欠になっています。それだけでなく、高性能化のために更なる微細化、新構造デバイスが日夜研究されています。この中でも特に私はメモリデバイスを研究しています。情報化社会の更なる発展に寄与できるように、新型のメモリデバイスの開発を目指します。

## 参考文献

- [1] 日経エレクトロニクス, 半導体ストレージ 2012 : 日経 BP 社, 2011.
- [2] 電子・情報戦略調査委員会, 電子情報技術ロードマップ 2009 新エネルギー・産業技術総合開発機構, 2009.
- [3] EMC. (2014). *The Digital Universe of Opportunities : Rich Data and the Increasing Value of the Internet of Things*. Available : <http://www.emc.com/leadership/digital-universe/2014 iview/index.htm>
- [4] L. Yan, L. Seungpil, K. Oowada, N. Hao, N. Qui, N. Mokhlesi, *et al.*, "128 Gb 3b/cell NAND flash memory in 19 nm technology with 18 MB/s write rate and 400 Mb/s toggle mode," in *Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2012 IEEE International*, 2012, pp.436-437.
- [5] L. Daeyeal, C. Ik Joon, Y. Sang-Yong, J. Joonsuc, J. Dong-Su, H. Wook-Ghee, *et al.*, "A 64 Gb 533 Mb/s DDR interface MLC NAND Flash in sub-20 nm technology," in *Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2012 IEEE International*, pp.430-432, 2012
- [6] Y. H. Hsiao, H. T. Lue, W. C. Chen, B. Y. Tsui, K. Y. Hsieh, and C. Y. Lu, "Ultra-High Bit Density 3D NAND Flash-Featuring-Assisted Gate Operation," *Ieee Electron Device Letters*, vol.36, pp.1015-1017, Oct 2015.
- [7] S. Ver-Bruggen, "3d Nand : To 10 nm and Beyond," *Solid State Technology*, vol.57, pp.34-38, Mar 2014.
- [8] A. Nitayama and H. Aochi, "Vertical 3D NAND Flash Memory Technology," *Ulsi Process Integration* 7, vol.41, pp.15-25, 2011.
- [9] A. Hiroyuki, "Recent Advances and Future Prospects in Functional-Oxide Nanoelectronics : The Emerging Materials and Novel Functionalities that are Accelerating Semiconductor Device Research and Development," *Japanese Journal of Applied Physics*, vol.52, p.100001, 2013.
- [10] I. Yamashita, "Fabrication of a two-dimensional array of nano-particles using ferritin molecule," *Thin Solid Films*, vol.393, pp.12-18, Aug 1 2001.

